TRANSMISSION SYSTEM FOR DECODING KEY

Patent number:

JP2041046

Publication date:

1990-02-09

Inventor:

HIRASHIMA MASAYOSHI

Applicant:

CONDITIONAL ACCESS TECH

Classification:

- international: H04H1/00; H04L9/06; H04L9/14; H04L9/34;

H04N7/167; H04H1/00; H04L9/06; H04L9/14;

H04L9/34; H04N7/167; (IPC1-7): H04H1/00; H04L9/06;

H04L9/14; H04L9/34; H04N7/167

- european:

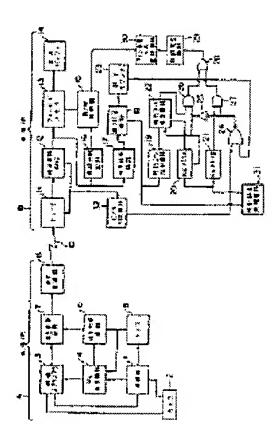
Application number: JP19880190599 19880801 Priority number(s): JP19880190599 19880801

Report a data error here

Best Available Copy

Abstract of JP2041046

PURPOSE:To attain release of scrambling even if C/N(carrier/nose) is deteriorated by sending a decoding key at a comparatively short time interval and sending plural release keys each intermittently or continuously in relation with time information. CONSTITUTION: When the C/N reaches a certain value or below, an output of a C/N discrimination circuit 32 goes to a high level. Then an output of an OR gate 24 goes to a low level, an AND gate 27 is cut off and an output of an inverter 25 goes to a high level and an AND gate 26 is conductive. A time code collation circuit 22 starts the collation after an output of the inverter 25 goes to a high level. Then a data Ks20 of a Ks memory A 20 is read and given to a random number generating circuit 29 via the AND gate 26 an OR gate 28 and a conversion circuit 30 converts a generated random number into a line number. Thus, while the decoding key Ks is being switched continuously, descrambling is continued.



Data supplied from the **esp@cenet** database - Worldwide

⑫ 公 開 特 許 公 報 (A) 平2-41046

(9) Int. Cl. 5

H 04 N

()

識別記号

庁内整理番号

④公開 平成2年(1990)2月9日

H 04 H 1/00 H 04 L 9/06 9/14 9/34

F 7608-5K

8725-5C 7240-5K

7240 - 5K

H 04 L 9/00 9/02 B 7.

審査請求 有

請求項の数 3 (全7頁)

9発明の名称 解読鍵の伝送方式

7/167

. 3 5 1

②特 願 昭63-190599

②出 願 昭63(1988)8月1日

@発明者平嶋 正芳

東京都港区虎ノ門1丁目20番7号 株式会社コンデイショ

ナル・アクセス・テクノロジー研究所内

1

⑪出 願 人 株式会社コンデイショ

東京都港区虎ノ門1丁目20番7号

ナル・アクセス・テク

ノロジー研究所

個代 理 人 弁理士 浅 村 皓 外3名

明 和 割

1. 発明の名称

解読鍵の伝送方式

2. 特許請求の範囲

(1) 送信側から受信側へ情報を伝送するに際にのいる信側がら受信側へ情報を伝送するに際報を分割しかつ分割された情報を分割しかの側でが替えると共に心での解除の時間を再現するにがないが、前記解験を決ちのには対して、前記解験を複数個するに必要に、がせて間欠的には逆続的に伝送するに必要には逆続の伝送方式。

(2) 請求項(1)において、複数個の前記解読鍵のそれぞれに時刻情報を対応させ、前記時刻情報と前記解読鍵とを一緒に伝送することを特徴とする解読鍵の伝送方式。

(3) 請求項(1)又は(2)において、受信例で信号伝送路のC/Nの変化を検出し、前記C/Nの変化に対応して、使用すべき鍵を、個別に伝送される鍵

と時刻情報に対応させてまとめて伝送される鍵と のいずれかに切り替えることを特徴とする解読鍵 の伝送方式。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は放送システムにおけるスクランブルを 解除するための解読鍵の伝送方式に関する。

[従来の技術]

断足数等の有利が提供している。 を選出している。 を選出している。 を選出している。 を対している。 をがしる。 をがしながしな。 をがしながしな。 をがしながしな。 をがしながしな。 をがしながしながしながし 10秒)で変更する。

[発明が解決しようとする問題点]

[問題点を解決するための手段]

本発明に係る解読鍵の伝送方式は、送信側で番組等の情報を分割し、分割したものの順序を並べ替えて受信側へ伝送し、受信側で情報と同一伝送

第1図に示された回路の構成を説明する。

送信側Aにおいて、1は送信側の同期盤、2は信号源としてのカメラ(VTRやディスクでルをい)、3はカメラ2の映像出力にスクランプルをかけるスクランプラー、4はスクランプルをかけるための乱数の基準となる鍵K Sを発生させる K S 発生回路であり、同期盤1で同期をとつの解読 鍵である。5は同期盤1に同期しているタイマ、 路で伝送されてくる解読鍵を用いて元の順序に並べ直し情報を再現する伝送方式において、前記解読鍵を比較的に短い時間間隔で変化させかつこの時間問題で伝送すると共に、併せて解除鍵を時刻情報と関連させて複数個すつ間欠的又は連続的に伝送するようにしている。

[作用]

受信例では伝送路のC/Nの状態を検出し、C /Nの状態に対応してスクランブル解除するため に使用する鍵を決定する。解読鍵を時刻情報に対 応させて複数個まとめて伝送するようにしたから、 所定時間内で一度でも正しく解読鍵を受信できれ ば、C/Nが低下した場合でも先に受信した鍵を 使用することによつてスクランブル解除を行うこ とが可能となる。

[実施例]

以下に木発明の好適実施例を添付図面に従つて説明する。

第 1 図は本発明に係る放送システムをプロツク図で示したもので、第 1 図中左側の A は送信 剛の

6 は第 2 図のA,Bに示す信号形式で鍵KSやその他の情報を送出するための信号形成回路、7は第 2 図A又はBの形式の信号をテレビ信号中のVBI(垂直帰線期間)の1水平走査期間に重量する重量回路である。タイマ 5 はKS発生回路 4 と信号形成回路 6 との周期をとつている。8は R F 変調器であり、このRF変調器8の出力が衛星を介し、日本全国に散在する多数の受信局の各受信アンテナ(図示せず)へ伝送される。

リから成る。14は出力パツファ、15はフィー ルドメモリ13の書込みと読出しを制御するR/ W制御器である。16は検波回路12から出力さ れるテレビ信号から同期信号を分離する同期分離 回路、17は上記テレビ信号からVBI中の各種 信号を取り出すための信号抜取回路であり、この 回路は送信側Aから送られてくる第2図A、Bに 示される信号を抜き取り、サンプリングしてディ ジ タ ル 信 号 に 変 換 す る 。 1 8 は 文 字 放 送 で 使 用 さ れているものと同一ないわゆるBEST方式と呼 はれる訳り訂正回路である。 誤り訂正回路 18の 出力信号は、語りカウンタ23、時刻コード抜取 回路19、暗号・課金処理回路31に供給される。 暗号・課金処理回路31で得られた情報はKSメ モリA20とKSメモリB21に供給され、これ らのメモリのそれぞれに記憶される。22は時刻 コード照合回路であり、この回路には時刻コード 抜取回路19とKSメモリA20の各出力が入力 される。また32はC/N判定回路で、検波回路 12から出力されるAGC電圧によつてC/Nの

状態を判定する。受信例Bはその他に、NORゲ - L 2 4 、 インバータ 2 5 、 A N D ゲー L 2 6 . 27、ORゲート28を含む。NORゲート24 は C / N 判定回路 3 2 と 誤り カウンタ 2 3 の 各出 カを入力し、その出力をインバータ25とAND ゲート27へ与える。インバータ25はその出力 をKSメモリA20と時刻コード照合回路22と ANDゲート26に与える。ANDゲート26の 残りの入力には時刻コード照合回路22の出力が 入力され、またANDゲート27の残りの入力に はKSメモリB21の出力が入力される。AND ゲート26、27の各出力はORゲート28に与 えられる。29は乱数発生回路、30はライン番 号への変換回路であり、 O R ゲート 2 8 の出力を 受けて乱数発生回路29が乱数を発生し、ライン 番号への変換回路30を軽て前述のR/W制御器 15に対して制御用信号を与える。

次に第1図に示された回路の作用について説明する。

送信関Aでの映像信号にスクランブルをかける

動作は映像スクラ3において行われる。映像スクランプラ3においる。カメラ2から出る。カメラ与える。カメラ与える。カッチを発生回路4かられる。みび一つでは、カッチをがは、カッチをがは、カッチを

次に受信側 B におけるデスクランブル動作を簡単に述べる。 K s メモリ B 2 1 において得られる2 4 ピットの鍵 K s を用いて乱数発生回路 2 9 値 を R 2 を B 2

CR T等のディスプレイに元の値値を表示する。かかる動作は、テレビ画面を送信側でスクランプルする一例でデスクランプルする一例でデスクランプルするに対し、特にラインパーミュテーションと呼ばれる。この場合、送信側Aの映像スクラン番号との順序は、受信側の乱数発生回路29と換回路30で行われる作用と互いに逆(相補関係)になつている。

前記回路の作用を更に詳しく説明する。スクランプルシステムでは鍵KS以外にも各種情報を送受する必要がある。現在放送されている日本の新型放送の場合、PCM音声の他にデータも送れる。この実施例では、一般的に適用できる方式としてVBIの1Hを用いる例を考える。毎フィールド1Hを使い、1H中へツダーを除く184ビツトを制御情報その他に使うものとする。鍵KSを10秒毎に変更すれば、鍵KSは10秒に1回送りの59Hを利はよい。この間のフィールド数は60×10

用して健Ks以外の情報を送ることができる。また毎秒10回余分にKsを送るものとすれば10秒間に10×10日、すなわち100日を使うことになる。従つて、この場合には600日中101日を鍵Ksの伝送に使う。以下においてはの条件に基づいて説明する。残りの600-101=499日の各1日当り144ピットを各種制御や端末アクセス等についての制御情報に割当てることができる。

第2図はVBIの1Hに含まれる2種類のデータパケツトを示す。Aは鍵KS以外の制御情報を送るデータパケツトであり、Bは鍵KS以外の制御トAはのデータパケツトである。データパケツトであり、鍵KOにしてののはまとめて送るようにしている。Oにはそれではなったの内容については第3図に示される。

検波回路12で出力されるスクランプルされた

毎に糠返すことによりデスクランブル動作が継続される。

訳り訂正回路18における誤り訂正は、第2図A、Bの190ピットの部分に対して行われる。この190ピット中の、144ピットは暗号化部分は暗号・課金処理回路31の暗号処理部で復号され、時刻コードと一部億 には現在フィールされる。 KsメモリB21には現在フィールだされる。 KsメモリB21には現在フィールだメモリ13から読み出すための鍵Ksが複数個時刻コードと共に記憶されている。

ここでC/Nが低下して誤りが増加した場合を考える。C/Nが低下すると、検波回路12のAGC電圧が上昇(又は下降)する。C/Nがある値以下になると、C/N判定回路32の出力が高レベルになる。C/N判定回路32の出力が高レベルとなると、ORゲート24の出力が低レベルとなり、ANDゲート27は遮断され、またイ

映像信号はフィールド毎にフィールドメモリ 1 3内の第1及び第2の1フィールドメモリにフ イールドの順序に従つて交替させて記憶される。 R / W 制 御 器 1 5 が フ イ ー ル ド メ モ リ 1 3 に お け る書込みと読出しを制御することにより受信側の デスクランブルが行われる。すなわち、R/W刮 伽器15は、第nフィールドのスクランプルされ た映像信号を検波回路12からそのままフィール ドメモリ 1 3 の中の第 1 の 1 フィールドメモリに **書き込み、この間、第2の1フィールドメモリに** 割き込まれている第 n - 1 フィールドの映像信号 を、変換回路30の指示に従い、CRT等の表示 装置上で正常な映像が見えるような順序で走査線 単位に読み出す。また、第n+1フィールドの映 像 信号では、第 2 の 1 フィールドメモリへ検 波回 路12の出力する映像信号をそのまま書き込み、 この問第1のフィールドメモリから第nフィール ドの映像信号を、変換回路30の指示に従い、 CRT等の表示装置上で正常な画が見えるような 順序で走査線単位に読み出す。これをフィールド

ンパータ25の出力が高レベルとなつてANDゲ ート26が導通する。また銀り訂正回路18での 誤り訂正の回数が一定値以上になると、誤りカウ ンタ23から高レベルが出力され、ORゲート2 4 の出力が低レベルとなり、ANDゲート 2 6 が 導通し、ANDゲート27が遮断される。時刻コ ード抜取回路19では、第2図Bの形式の制御信 号以外の非暗号化部の時刻コード××分△△秒 (BCDで4×4=16ピツト)を受信する。こ の時刻コードが例えば6フィールド毎に送られて いるものとすると、約0. 1秒ほに時刻コードが 変化する。一方、KSメモリA20には××分△ △秒という時刻コードと共に、第2図Aの鍵KS が6個入つている。仮に△△秒として10秒であ るとすると、10~19秒の時刻コードが送られ ている間は、第4図に示すKS10~KS20が、第 2 図 A の形式で送られており、 C / N が低下しな いとき及び誤り訂正の個数が少ないときには、 KsメモリA20へは第2図Aの信号を受信する

でいる。××分15秒でC/Nが低下し、インバ ータ25の出力が高レベルになつたとすると、そ れ以降KSメモリA20の出換えは中止される。 その時の内容は第4回の通りである。××分15 砂の時刻までは正常受信であつたから、KSメモ リ B 2 1 の記憶内容は第 4 図の K s 10と同じであ る。時刻コード照合回路22はインパータ25の 出力が高レベルになつた後照合を始める。しかし、 C/Nが低下していると、第2図A,Bに示され る時刻コードに誤りが含まれていることが多いの で、時刻コード照合回路22は内部にタイマを有 し、インバータ25の出力が低レベルの間(C/ Nが高い時)、時刻コード抜取回路 19 の出力で タイマを較正する。C/N低下が1日中続くこと はない。ここではC/N低下の期間を30秒以下 と考えているので、その間タイマが進み遅れする ことはない。従つて、時刻コードは時刻コード照 合回路22の中で分秒4桁を形成し、そのコード と第4図の分秒のコードとを比較する。従つて、 ××分20秒になると、KSメモリA20の中の

××分20秒のテータKs20を読み出し、これを ANDゲート26及びORゲート28を経て乱数 発生回路29へ伝え、私数発生回路29でKs20 を基にして乱数を発生させ、この乱数から変換回 路30でライン番号へ変換する。以上の動作は、 C/Nが高い時と同じである。例えば××分44 **炒にC/Nが高くなつて、C/N判定回路32の** 出力と誤り訂正カウンタ23の出力の両方が低レ ベルになると、KsメモリB21の出力(Ks50) がANDゲート27及びORゲート28を介して 乱数発生回路29へ××分50秒に伝えられる。 ×× 分 4 4 秒 か 6 × × 分 5 0 秒 まで は K s メ モ リ A20から読み出されたKS40に基づいて発生し た乱数が使われる。××分50秒には、第5図に 示されるKS50~KS40′ が送られ、KSメモリ A 2 O へ 書き込まれる。この 場合、 K s メモリ B 2 1 へ 書き込まれる K s 50を 、 第 2 図 B で 先 に 送 り、次のフィールドでは第2図Aで送る。必要な ら、第2図Bを、××分50秒の寸前(2フィー ルド以上前)に続いて第2図Aを送るようにして

もよい。このようにすれば、連続して健Ksを切り換えつつデスクランブルし続けることができる。なお、健Ksを切換時刻よりも先に送る時は、時刻コード照合回路22で、KsメモリB21の内容についても時刻コードの照合を行い、KsメモリB21にも時刻コード付きで健Ksを記憶しておけばよい。この場合も、時刻照合はC/N低下時のみ停止させればよい。

K S を受信できなくなつても10分以内であれば 引続きデスクランブルできる。なお、第2図Bの 制御情報の中味は、システムに応じて決められる。

前記実施例では、ラインパーミュテーションと呼ばれるスクランブル方式で説明したが、本発明

を他のスクランアル方式に適用できるのは勿論である。また、鍵を複数個(n 個) 送る場合には、間欠的又は連続的にこれを送ることができる。 更に本発明の基本思想は、 斯星放送以外の種々の有料放送システムに適用することが可能である。

[発明の効果]

以上の説明で明らかなように本発明にはいるのにはなるのにはないではいるのに研究を使用される。 ののにのではいるのではいないではないではいる。 ののにはいるのではいるではいる。 ののではいるではいるではいるではいるではいる。 ののではいるではいるではいるではいるではいる。 でではいるではいるではいるではいいできない。 でのではいるではいるではいるではいるできるではない。 でのでスクランブル解除ではない。

4. 図面の簡単な説明

第1図は本発明の一実施例を示す回路構成図、 第2図は2種類のデータパケツトを示す説明図、 第3図はヘツダーの内容を表で示した説明図、 第4図及び第5図は時刻と鍵の関係を表で示す 説明図、

第6図及び第7図はデータパケツトの配買状態を示す説明図である。

[符号の説明]

3 … 映像スクランプラ

4 ··· K S 発生回路

7 … 信号重量回路

13…フィールドメモリ

15…R/W初如器

19…時刻コード抜取回路

20 ··· K s メ モ リ A

2 1 ··· K S メ モ リ B

22…時刻コード照合回路

29 … 乱数発生回路

30…ライン番号への変換回路

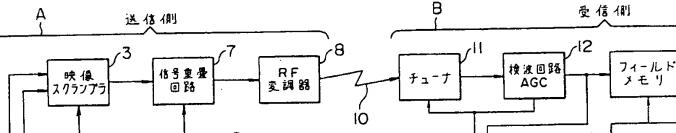
3 1 ··· 哨号· 課金処理回路

3 2 ··· C / N 判定回路

代理人 浅 村 皓

出力

パッファ

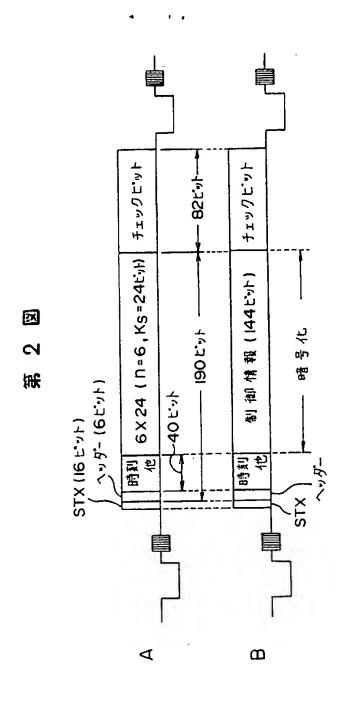


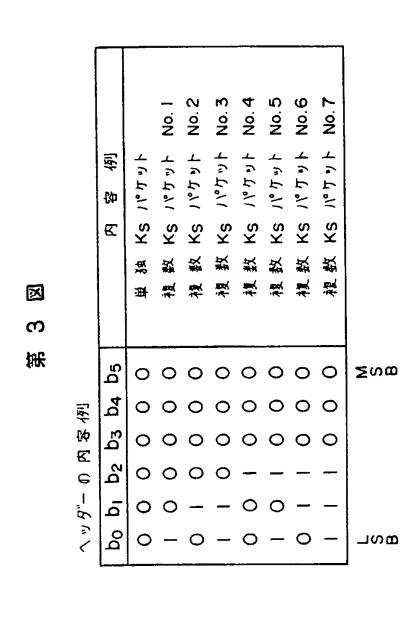
第 1 図

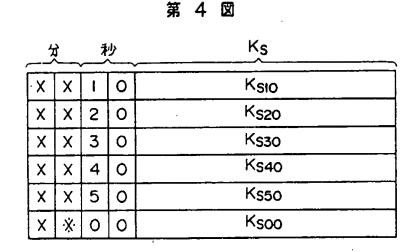
∕15 r16 R/W 周期分離 引御器 信号形成 Ks 23 32 0 28 **回 路** 発生回路 誤り訂正 誤り C/N カワンタ 信号抜取 回路 判定回路 30 回路 18 ライン番号 タイマ 同期盤 ~ 0 ,22 /19 变换回路 時到口下 時刻コポ 照合回路 抜取回路 乱数光生 20 カメラ @ **26** ₇26 Ks メモリA 29 -25 /21 Ks メモリB 28

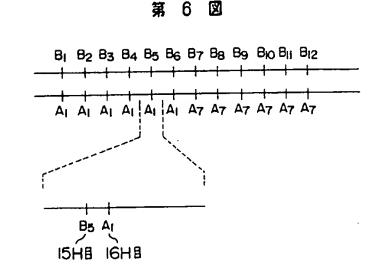
暗号·課金 处理回路

-31

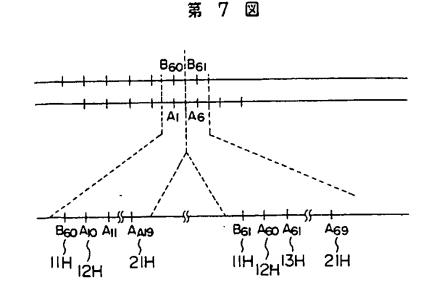








				第 5 図
<u>'</u>	ĵ		少 ~—~	Ks
X	Х	5	0	K _{S50}
X	×	0	0	K _{S50}
X	×	1	0	K _{SIO} '
X	×	2	0	K ₅₂₀ '
X	×	3	0	K _{SIO} ' K _{S2O} ' K _{S3O} '
X	×	4	0	Ks40'



This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:
☐ BLACK BORDERS
☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
☐ FADED TEXT OR DRAWING
☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
☐ SKEWED/SLANTED IMAGES
☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
GRAY SCALE DOCUMENTS
☐ LINES OR MARKS ON ORIGINAL DOCUMENT
REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
OTHER:

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.